

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07131016 A**

(43) Date of publication of application: **19.05.95**

(51) Int. Cl

H01L 29/78
H01L 29/80

(21) Application number: **06216930**

(22) Date of filing: 12.09.94

(30) Priority: 10.09.93 JP 05225908

(71) Applicant: **HITACHI LTD**

(72) Inventor: **ONO TOSHIYUKI
INOUE HIRONORI
KAWASE DAISUKE
KOZONO YUZO
SUZUKI TAKAYA
YAO TSUTOMU**

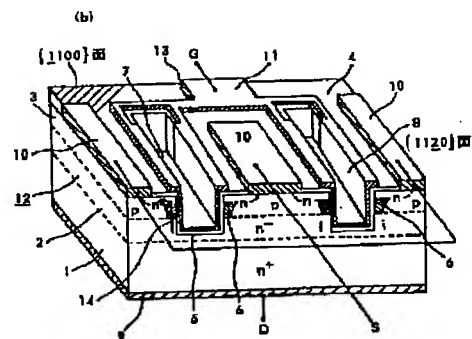
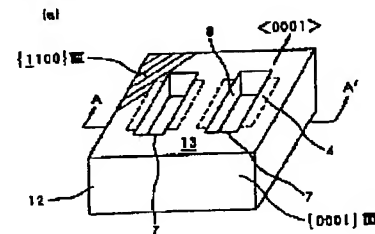
(54) FET TRANSISTOR AND FABRICATION THEREOF

(57) Abstract:

PURPOSE: To provide an FET transistor employing a hexagonal system silicon carbide as a material, and fabrication method thereof, in which high power conversion capacity is realized by reducing the source-drain leak current when the gate voltage is turned OFF and decreasing the electric resistance when the gate voltage is turned ON.

CONSTITUTION: It is constituted such that the current flowing through a main current path, e.g. the current flowing through the source-drain of an FET transistor, flows in parallel with the plane {0001} and a channel is formed in parallel with the plane {1120}.

COPYRIGHT: (C)1995,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-131016

(43) 公開日 平成7年(1995)5月19日

(51) Int. Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 29/78 29/80		9055-4M 7514-4M 9055-4M	H 0 1 L 29/ 78 H 0 1 L 29/ 78	3 2 1 B 3 0 1 B 3 2 1 Q
審査請求 未請求 請求項の数21 O L (全 15 頁) 最終頁に続く				

(21) 出願番号 特願平6-216930
(22) 出願日 平成6年(1994)9月12日
(31) 優先権主張番号 特願平5-225908
(32) 優先日 平5(1993)9月10日
(33) 優先権主張国 日本 (J P)

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(72) 発明者 大野 俊之
茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
(72) 発明者 井上 洋典
茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
(72) 発明者 川瀬 大助
茨城県日立市大みか町七丁目1番1号 株式会社日立製作所日立研究所内
(74) 代理人 弁理士 小川 勝男

最終頁に続く

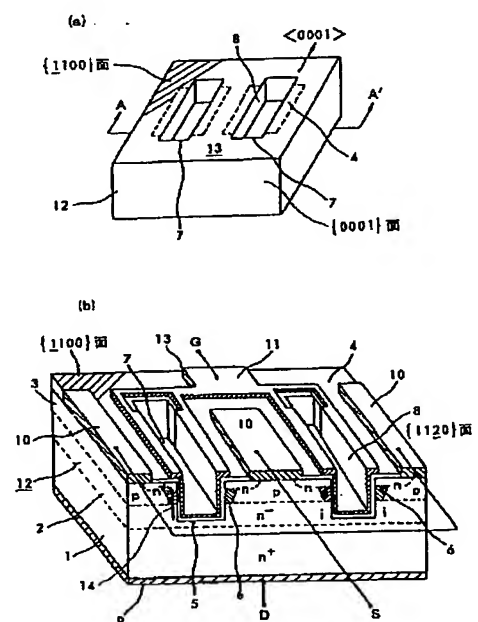
(54) 【発明の名称】 電界効果トランジスタ及びその製造方法

(57) 【要約】

【目的】 六方晶の炭化珪素を素材とした半導体装置において、ゲート電圧がオフ時のソースとドレイン間の漏洩電流を低減させ、且つ、オン時の電気抵抗を低減させることによって、高い電力変換容量を有する電界効果トランジスタ及びその製造方法を提供する。

【構成】 その主たる電流経路、例えば電界効果トランジスタであればソースとドレイン間を流れる電流が {0001} 面に平行な方向に流れ、且つ、チャンネル形成面が {1120} 面に平行になるように構成する。

図 1



【特許請求の範囲】

【請求項1】 平板状の六方晶炭化珪素単結晶の表面と該表面に対向する裏面とに電流端子を備えた半導体装置において、前記炭化珪素単結晶の結晶学的方位指数<0001>方向が前記表面と平行な位置関係であり、且つ制御される電流の経路が前記炭化珪素単結晶の結晶学的面指数{0001}面に対して平行な方向であることを特徴とする半導体装置。

【請求項2】 支持体上にエピタキシャル成長した六方晶炭化珪素単結晶層の表面と該表面に対向する支持体の裏面とに電流端子を備えた半導体装置において、前記炭化珪素層の結晶学的方位指数<0001>方向が前記表面と平行な位置関係であり、且つ制御される電流の経路が前記炭化珪素単結晶の結晶学的面指数{0001}面に対して平行な方向であることを特徴とする半導体装置。

【請求項3】 支持体上にエピタキシャル成長した六方晶炭化珪素単結晶層の表面と該表面に対向する前記支持体の裏面とに電流端子を備えたトランジスタにおいて、前記炭化珪素層の結晶学的方位指数<0001>方向が前記表面と平行な位置関係であり、且つ制御される電流の経路が前記炭化珪素単結晶層の結晶学的面指数{0001}面に対して平行な方向であることを特徴とするトランジスタ。

【請求項4】 n型の導電性を示す支持体上に形成した、n型の導電型の第1の六方晶炭化珪素からなる領域と、前記第1の炭化珪素の領域の表面の一部に形成したp型の導電型の第2の六方晶炭化珪素からなる領域と、前記第2の炭化珪素からなる領域の表面の一部に形成したn型の導電型の第3の六方晶炭化珪素からなる領域と、前記第2の炭化珪素の領域の表面を覆うゲート絶縁膜と、該ゲート絶縁膜上に形成されたゲート電極と、前記第3の炭化珪素からなる領域上に形成されたソース電極と、前記支持体裏面に形成されたドレイン電極を備えた電界効果トランジスタにおいて、前記炭化珪素層全てが結晶学的方位指数<0001>方向を前記支持体表面と平行な位置関係でエピタキシャル成長しており、且つソース電極、ドレイン電極間の電流経路が前記炭化珪素の結晶学的面指数{0001}面に対して平行な方向であることを特徴とする電界効果トランジスタ。

【請求項5】 n型の導電性を示す支持体上に形成した、n型の導電型の第1の六方晶炭化珪素からなる領域と、前記第1の六方晶炭化珪素の上に積層したp型の導電型の第2の六方晶炭化珪素の領域と、該第2の炭化珪素の領域の表面の一部もしくは全面に形成したn型の導電型の第3の六方晶炭化珪素の領域と、該第3の炭化珪素の領域内から前記第1の炭化珪素の領域に達するように掘り込まれた溝部と、該溝部の表面を覆うゲート絶縁膜と、該ゲート絶縁膜を介して溝部に作り込まれたゲート電極と、前記第3の炭化珪素上に形成されたソース電極と、前記支持体裏面に形成されたドレイン電極を備えた

電界効果トランジスタにおいて、前記炭化珪素層全てが結晶学的方位指数<0001>方向を前記支持体表面と平行な位置関係でエピタキシャル成長しており、且つソース電極、ドレイン電極間の電流経路が前記炭化珪素の結晶学的面指数{0001}面に対して平行な方向であることを特徴とする電界効果トランジスタ。

【請求項6】 n型の導電性を示す支持体上に形成した、n型の導電型の第1の六方晶炭化珪素からなる領域と、前記第1の炭化珪素の領域の表面の一部に形成したp型の導電型の第2の六方晶炭化珪素からなる領域と、前記第1の炭化珪素上に形成されたソース電極と、前記第2の炭化珪素上に形成されたゲート電極と、前記支持体裏面に形成されたドレイン電極を備えた電界効果トランジスタにおいて、前記炭化珪素層全てが結晶学的法格子数<0001>方向を前記支持体表面と平行な位置関係でエピタキシャル成長しており、且つソース電極、ドレイン電極間の電流経路が結晶学的面指数{0001}面に対して平行な方向であることを特徴とする電界効果トランジスタ。

【請求項7】 n型の導電性を示す支持体上に形成した、n型の導電型の第1の六方晶炭化珪素からなる領域と、前記第1の六方晶炭化珪素の上に積層したp型の導電型の第2の六方晶炭化珪素の領域と、該第2の炭化珪素の領域の表面の一部から前記第1の炭化珪素の領域に達するように形成した前記第2の炭化珪素の領域よりもキャリア密度の高いp+型の導電型の第3の六方晶炭化珪素の領域と、前記第2の炭化珪素の領域の表面の一部に形成したn型の導電型の第4の炭化珪素の領域と、前記第4の炭化珪素の領域上に形成されたソース電極と、前記支持体裏面に形成されたドレイン電極と、前記第3の炭化珪素の領域上に形成されたゲート電極を備えた電界効果トランジスタにおいて、前記炭化珪素層全てが結晶学的方位指数<0001>方向を前記支持体表面と平行な位置関係でエピタキシャル成長しており、且つソース電極、ドレイン電極間の電流経路が結晶学的面指数{0001}面に対して平行な方向であることを特徴とする電界効果トランジスタ。

【請求項8】 第1導電型を示す支持体上に形成した、第1導電型の六方晶炭化珪素からなる領域と、前記炭化珪素上に形成された前記炭化珪素層とショットキー接合を形成する電極と、前記支持体裏面に形成されて前記支持体とオーミック接合を形成する電極を備えたダイオードにおいて、前記炭化珪素層が結晶学的方位指数<0001>方向を前記支持体表面と平行な位置関係でエピタキシャル成長しており、且つ前記ショットキー電極と前記オーミック電極間の電流経路が前記炭化珪素層の結晶学的面指数{0001}面に対して平行な方向であることを特徴とするショットキー接合ダイオード。

【請求項9】 第1導電型を示す支持体上に形成した、第1導電型の第1の六方晶炭化珪素からなる領域と、前記

第1の六方晶炭化珪素の上に積層した第2導電型の第2の六方晶炭化珪素の領域と、前記第2の炭化珪素上に形成された電極と、前記支持体裏面に形成された電極を備えたダイオードにおいて、前記第1及び第2の炭化珪素層いずれも結晶学的方位指数<0001>方向を前記支持体表面と平行な位置関係でエピタキシャル成長しており、前記第2の炭化珪素上に形成された電極と、支持体裏面に形成された電極間の電流経路が前記第1および第2の炭化珪素層の結晶学的面指数{0001}面に対して平行な方向であることを特徴とするpn接合ダイオード。

【請求項10】第1導電型を示す支持体上に形成した、第1導電型の第1の六方晶炭化珪素からなる領域と、前記第1の六方晶炭化珪素の上に積層した第2導電型の第2の六方晶炭化珪素の領域と、前記第2の炭化珪素上に形成された第1導電型の第3の六方晶炭化珪素の領域と、前記第3の炭化珪素上に形成された第2導電型の第4の六方晶炭化珪素の領域と、前記第4の炭化珪素上に形成されたカソード電極と、前記支持体裏面に形成されたアノード電極を備えたサイリスタにおいて、前記第1から第4の炭化珪素層いずれもが結晶学的方位指数<0001>方向を前記支持体表面と平行な位置関係でエピタキシャル成長しており、前記カソード電極と前記アノード電極間の電流経路が前記第1から第4の炭化珪素層の結晶学的面指数{0001}面に対して平行な方向であることを特徴とするサイリスタ。

【請求項11】第1導電型を示す支持体上に形成した、第1導電型の第1の六方晶炭化珪素からなる領域と、前記第1の六方晶炭化珪素の上に積層した第2導電型の第2の六方晶炭化珪素の領域と、前記第2の炭化珪素上に形成された第1導電型の第3の六方晶炭化珪素の領域と、前記第3の炭化珪素上あるいは前記第3の炭化珪素の表面の一部に形成された第2導電型の第4の六方晶炭化珪素の領域と、前記第4の炭化珪素上に形成されたカソード電極と、前記第3の炭化珪素上に形成されたゲート電極と、前記支持体裏面に形成されたアノード電極を備えたサイリスタにおいて、前記第1から第4の炭化珪素層が結晶学的方位指数<0001>方向を前記支持体表面と平行な位置関係でエピタキシャル成長しており、前記カソード電極と前記アノード電極間の電流経路が前記第1から第4の炭化珪素層の結晶学的面指数{0001}面に対して平行な方向であることを特徴とするサイリスタ。

【請求項12】チャンネル形成面が六方晶炭化珪素単結晶主表面もしくは該主表面に形成した溝部の側壁である電界効果トランジスタにおいて、前記チャンネル形成面が前記炭化珪素単結晶の結晶学的面指数{11 $\bar{2}$ 0}面に対して平行であることを特徴とする電界効果トランジスタ。

【請求項13】請求項4又は請求項5の何れかに記載の

電界効果トランジスタにおいて、チャンネル形成面が前記炭化珪素の結晶学的面指数{11 $\bar{2}$ 0}面に対して平行であることを特徴とする電界効果トランジスタ。

【請求項14】六方晶炭化珪素単結晶の結晶学的面指数{1100}面を主表面とし、該主表面に溝部を形成し、前記溝部の側壁をチャンネル形成面として用いる電界効果トランジスタにおいて、前記チャンネル形成面は、前記主表面に対して垂直方向あるいは150度をなす角度方向であり、且つ、前記六方晶炭化珪素単結晶の結晶学的方向指数<0001>方向に対して平行に形成されることを特徴とする電界効果トランジスタ。

【請求項15】六方晶炭化珪素単結晶の結晶学的面指数{11 $\bar{2}$ 0}面を主表面とし、該主表面に溝部を形成し、前記溝部の側壁をチャンネル形成面として用いる電界効果トランジスタにおいて、前記チャンネル形成面は、前記主表面に対して平行あるいは120度をなす角度方向であり、且つ、前記六方晶炭化珪素単結晶の結晶学的方向指数<0001>方向に対して平行に形成されることを特徴とする電界効果トランジスタ。

【請求項16】六方晶炭化珪素単結晶の結晶学的面指数{0001}面を主表面とし、該主表面に溝部を形成し、前記溝部の側壁をチャンネル形成面として用いる電界効果トランジスタにおいて、前記チャンネル形成面は、前記主表面に対して垂直方向であり、且つ、前記六方晶炭化珪素単結晶の結晶学的方位指数<1100>方向に対して平行に形成されることを特徴とする電界効果トランジスタ。

【請求項17】{1100}結晶面方位を主表面とする第1導電型の高不純物濃度の六方晶炭化珪素単結晶ウエハを準備する工程と、前記六方晶炭化珪素単結晶ウエハの該表面に、エピタキシャル成長により第1導電型のドレイン層及び第2導電型のウエル層を順次形成する工程と、前記第2導電型のウエル層の表面に、第1導電型のソース層を部分的に形成する工程と、前記第1導電型のソース層形成部分に、深さが前記第1導電型のドレイン層にまで達する溝部であって、該溝部側壁が前記主表面に対して垂直方向あるいは150度をなす角度方向であり、且つ、前記六方晶炭化珪素単結晶の結晶学的方位指数<0001>方向に対して平行に前記溝部を形成する工程と、前記溝部の側壁にゲート酸化膜を介してゲート電極を形成する工程と、前記六方晶炭化珪素単結晶ウエハの他の開放面にドレイン電極を、前記第2導電型のウエル層にソース電極をそれぞれオーミック接合させる工程と、を有することを特徴とする電界効果トランジスタの製造方法。

【請求項18】{11 $\bar{2}$ 0}結晶面方位を主表面とする第1導電型の高不純物濃度の六方晶炭化珪素単結晶ウエハを準備する工程と、前記六方晶炭化珪素単結晶ウエハの該表面に、エピタキシャル成長により第1導電型のドレイン層及び第2導電型のウエル層を順次形成する工程

と、前記第 2 導電型のウエル層の表面に第 1 導電型のソース層を部分的に形成する工程と、前記第 1 導電型のソース層形成部分に、深さが前記第 1 導電型のドレイン層にまで達する溝部であり、且つ該溝部側壁が前記主表面に対して平行あるいは 120° をなす角度方向であり、且つ前記六方晶炭化珪素単結晶の結晶学的方位指数 $<0001>$ 方向に対して平行に前記溝部を形成する工程と、前記溝部の側壁にゲート酸化膜を介してゲート電極を形成する工程と、前記六方晶炭化珪素単結晶ウエハの他の開放面にドレイン電極を、前記第 2 導電型のウエル層にソース電極をそれぞれオーミック接合させる工程と、を有することを特徴とする電界効果トランジスタの製造方法。

【請求項 19】 $\{0001\}$ 結晶面方位を主表面とする第 1 導電型の高不純物濃度の六方晶炭化珪素単結晶ウエハを準備する工程と、前記六方晶炭化珪素単結晶ウエハの前記表面に、エピタキシャル成長により第 1 導電型のドレイン層及び第 2 導電型のウエル層を順次形成する工程と、前記第 2 導電型のウエル層の表面に、第 1 導電型のソース層を部分的に形成する工程と、前記第 1 導電型のソース層形成部分に、深さが前記第 1 導電型のドレイン層にまで達する溝部であって、該溝部側壁が前記主表面に対して垂直方向であり、且つ、前記六方晶炭化珪素単結晶の結晶学的方位指数 $<1100>$ 方向に対して平行に前記溝部を形成する工程と、前記溝部の側壁にゲート酸化膜を介してゲート電極を形成する工程と、前記六方晶炭化珪素単結晶ウエハの他の開放面にドレイン電極を、前記第 2 導電型のウエル層にソース電極をそれぞれオーミック接合させる工程と、を有することを特徴とする電界効果トランジスタの製造方法。

【請求項 20】 請求項 1 から請求項 7 及び請求項 10 から請求項 16 の何れかに記載の半導体装置、電界効果トランジスタ、サイリスタの少なくとも一つを用いて 1000 キロボルトアンペア以上の電力変換容量で使用することを特徴とする電力用変換器。

【請求項 21】 請求項 1 から請求項 7 及び請求項 10 から請求項 16 の何れかに記載の半導体装置、電界効果トランジスタ、サイリスタの少なくとも一つを用いて、100 キロボルトアンペアから 10000 キロボルトアンペアの範囲の電力変換容量で使用することを特徴とするモータ駆動用インバータ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、六方晶炭化珪素 (SiC) を用いた電界効果トランジスタ等の半導体装置及び該半導体装置の製造方法に係り、特に、六方晶炭化珪素単結晶の特定の結晶面が被制御電流経路に対して平行となるように構成し、さらに、前記単結晶における特定の面がチャンネル形成面となるように構成した、電界効果トランジスタ等の半導体装置及び該半導体装置の製造方

法に関する。

【0002】

【従来の技術】 従来、いわゆる電力用の個別半導体装置や電力用の個別集積回路 (IC) を製造する際には、主としてシリコン (Si) やガリウム砒素 (GaAs) の単結晶ウエハが用いられており、これらの単結晶は立方晶の結晶構造を有することが知られている。近年、前記電力用の個別半導体装置に対する作動電圧や作動電流の値は順次大きくなってきており、しかも、作動周波数も益々高まってくる傾向にある。また、前記電力用の個別集積回路についても、動作環境条件が厳しくなっており、高温状態の環境下における動作や、放射線照射状態の環境下における動作などに対して、高い信頼性が要求されるようになってきている。しかし、シリコンやガリウム砒素の単結晶ウエハを用いる半導体装置においては、素子動作の際に発生する熱の除去手段や、半導体素子の作動周波数の高周波化の限界が問題となっている。

【0003】 このような限界を打破するため、近年になって、半導体装置の構成材料に、エネルギー・バンドギャップの大きな炭化珪素の単結晶が注目されるようになってきた。即ち、この炭化珪素はシリコンに比べてエネルギー・バンドギャップが大きいために絶縁破壊電界も大きく、小型の半導体素子を形成しても、高電圧による動作及び大電流による動作が可能になる上に、エネルギー・バンドギャップが大きいため半導体素子の動作可能温度も原理的にシリコンより数 100°C 以上も大きくできる可能性を持っている。そして、この炭化珪素からなる半導体素子は、高い周波数での高電圧、大電流動作においても半導体素子の最適化設計により、シリコンからなる半導体素子を十分上回る特性が得られることが期待できる。

【0004】 なお、炭化珪素の単結晶については、シリコンやガリウム砒素と同様な立方晶の構造を持つものと、六方晶の構造を持つものとの 2 種類がある。半導体素子を構成した際のバンドギャップや絶縁破壊電界などの特性は、前記立方晶の構造の単結晶に比べて、六方晶の構造の単結晶の方がより優れていることが知られている。

【0005】 このように炭化珪素は、シリコンやガリウム砒素に比べて、種々の点で特性が優れてはいるものの、比較的最近までは半導体素子を形成するために必要な半導体の純度を得たり、また、半導体素子を形成するために必要な大きさの単結晶を製造することが非常に困難であると考えられていた。このために炭化珪素を用いて構成した電力用半導体装置の研究開発はさほど進められていなかった。

【0006】 これに対して、ごく最近になり、半導体素子を形成するために必要な比較的高い半導体の純度を有し、且つ、十分な大きさを持った炭化珪素の単結晶が比較的高効率で製造できる技術が開発されることにより、

炭化珪素を素材にした半導体素子の開発が急ピッチで進められるようになってきた。その一例として、特開平4-239778 号公報に開示された電界効果トランジスタがある。

【0007】図13は、前記開示による炭化珪素の単結晶によって形成された電界効果トランジスタの構成図である。

【0008】図13(a)及び(b)において、51は抵抗率が低いn型(n+型)層、52は抵抗率が高いn型(n-型)のドレイン層、53はp型ウエル層、54はn型ソース層、55は絶縁膜、56はチャンネル、57は溝部、58はドレイン電極、59はソース電極、60はゲート電極、61は半導体基板、62は半導体基板61の主表面である。

【0009】そして、炭化珪素の単結晶からなる半導体基板61内において、n+型層51、n-型ドレイン層52、p型ウエル層53は、順に積層状態に構成され、半導体基板61のp型ウエル層53側が主表面62を構成している。前記p型ウエル層53の表面の一部にはn型ソース層54が形成され、前記n型ソース層54の形成部分には、n型ソース層54からp型ウエル層53を介してn-型ドレイン層52にまで達し、前記主表面62から略垂直方向に切り込まれた細長い溝部57が形成されている。この溝部57は、その露出面をほぼ覆うように絶縁膜55が設けられ、絶縁膜55の上面にゲート電極60が配置される。n+型層51の開放面の略全体にドレイン電極58がオーミック接合され、p型ウエル層53の開放面及び前記開放面に連なるn型ソース層54の一部の表面にソース電極59がオーミック接合される。

【0010】前記構成に係わる電界効果トランジスタは、概略、次のように動作する。ドレイン電極58及びソース電極59に所定の作動電圧を供給した状態において、ゲート電極60にソース電極59に対して正のゲート電圧を印加すると、前記溝部57の側壁にチャンネル56が形成されるようになり、これによってドレイン電極58からこのチャンネル56を介してソース電極59に向かう電流が流れ、電界効果トランジスタはオン状態になる。一方、ゲート電極60にソース電極59に対して負のゲート電圧を供給すると、前記溝部57の側壁にチャンネル56が形成されないため、ドレイン電極58からソース電極59に向かう電流が流れず、電界効果トランジスタはオフ状態になるものである。

【0011】通常、電界効果トランジスタにおいては、チャンネル56が形成されるp型ウエル層53の厚さを、高い逆方向印加電圧に耐えられるように比較的厚みを有するように、例えば、数 μm 乃至数 $10\mu\text{m}$ の厚さに構成している。ところが、炭化珪素の単結晶からなる電界効果トランジスタの場合は、炭化珪素が持つ不純物拡散係数が非常に小さく、p型ウエル層53の形成には

シリコン単結晶を素材とする素子で用いられているような既知の熱拡散法を適用できない。そこで、前記開示による電界効果トランジスタは、厚いp型ウエル層53は厚い層を比較的容易に形成できるエピタキシャル法を用いて形成し、その後、比較的薄いn型ソース層54をp型ウエル層53の表面にイオンの打ち込みを行い形成するようにしている。続いてドライエッチングにより、n型ソース層54からn-型ドレイン層52にまで達する深さの溝部57を形成し、その溝部57の側壁に絶縁層55を介してゲート電極60を配置形成し、いわゆる、トレンチ構造の電界効果トランジスタを構成するようにしている。

【0012】かかる構造にすれば、ゲート電極60に前述のようなゲート電圧を印加した場合に、厚いp型ウエル層53にチャンネル56が形成され、電界効果トランジスタがオン状態になるものであって、この電界効果トランジスタにおいては、高い作動電圧及び大きな作動電流の処理が可能になり、且つ、高速動作を達成できるようになる。

【0013】なお、本明細書においては、六方晶炭化珪素単結晶基板の面及び方向軸を表す場合に、本来ならば図面に記載されてるように、所要の数字の上にバーを付した表現内容であるにも係らず、表現手段に制約があるため、前記所要の数字の上にバーを付す表現の代わりに、前記所要数字にアンダーラインを付して、例えば【1100】面、<1100>方向軸などの表現を用いており、この場合のアンダーラインはバーと全く同じ意味である。

【0014】

【発明が解決しようとする課題】前述したように電力変換装置に利用される半導体素子には高い作動電圧、すなわち素子がオフ状態の時に印加できる最大電圧(素子耐圧)が高いことと、高い作動電流、すなわち素子がオン状態の時に通電できる最大電流が大きいことが求められる。そして、これらの量の積に対応する素子の評価指標を素子の電力変換容量と称する。前記開示による電界効果トランジスタは、シリコンを素材とした既知の電界効果トランジスタに比べれば、高い作動電圧及び大きな作動電流の処理を行うことが可能であるものの、六方晶炭化珪素の長所を全て活かしたものはなっておらず、素子のオン時とオフ時に以下のような問題点を有するため、十分な電力変換容量を得るには至っていない。

【0015】まず、オン時であるが、現在、良質の炭化珪素層は通常単結晶炭化珪素基板上にエピタキシャル成長によって形成される六方晶の炭化珪素である。六方晶の炭化珪素層は、その結晶対称性から予想されるように、結晶学的面指数{0001}面に平行な方向と、前記{0001}面に垂直な方向、即ち、結晶学的方位指数<0001>方向とでは種々の物性、特に、電子の輸送特性については異方性が存在する。然るに、前記開示に

よる電界効果トランジスタでは、この異方性についてまったく考慮されておらず、オン時に素子を通る電流の電気抵抗を高めてしまうという問題が生じてくる。これはオン時に通電する最大電流を高めることを妨げる。

【0016】次に、オフ時であるが、前記開示による電界効果トランジスタはゲート電圧のオフ時において、前記既知の電界効果トランジスタに比べてソースとドレイン間に大きな漏洩電流が発生し、必ずしも、高信頼性を有する電界効果トランジスタになり得ない。これは素子耐圧を十分高めることができないという問題につながる。

【0017】本発明は、半導体素子のオン時とオフ時における前述の問題点を解消するためのもので、その目的は六方晶炭化珪素を素材とした時に生じるオン時の電気抵抗とオフ時のソースとドレイン間の漏洩電流を低減させ、高い電力変換容量を有する半導体装置及びその製造方法を提供することにある。

【0018】

【課題を解決するための手段】六方晶炭化珪素を用いた電界効果トランジスタにおいて、オン時の電気抵抗を低減するという第1の課題に対しては、本発明は、前記電界効果トランジスタの制御される電流経路、すなわち、ソースとドレイン間を流れる電流が六方晶炭化珪素の結晶学的方位指数 $\langle 0001 \rangle$ 方向に垂直、すなわち結晶学的面指数 $\{0001\}$ 面に平行な方向に流れるように半導体装置を形成するという手段を備える。

【0019】また、第2の課題であるオフ時のソースとドレイン間の漏洩電流を低減させるためには、本発明は、前記電界効果トランジスタのチャンネル形成面が結晶学的面指数 $\{11\bar{2}0\}$ 面に平行な方向になるように形成するという手段を備える。

【0020】

【作用】第1の課題に対しては、本発明者らは以下のように考察し、実験により検証した。六方晶の炭化珪素はその結晶対称性から予想されるように物性に異方性があり、特に、電子の有効質量については、第41回応用物理学会関係連合講演会講演予稿集第1分冊 pp. 325 (1994)に記載されているように、結晶学的方位指数 $\langle 0001 \rangle$ 方向に平行な方向に輸送される場合は垂直な方向に輸送される場合の5倍程度になるという報告例がある。これは移動度で考えるならば、 $\langle 0001 \rangle$ 方向に平行に輸送される電子の移動度は垂直に輸送される電子の移動度の $1/5$ 程度になることを意味している。従って、本発明で提示したように、制御される電流経路、すなわち、ソースとドレイン間を流れる電流が結晶学的面指数 $\{0001\}$ 面に平行な方向に流れるように素子構造を設計すれば、 $\{0001\}$ 面に平行な方向における輸送現象の異方性はほとんどなく、この面内での移動度は $\langle 0001 \rangle$ 方向に輸送される電子の移動度の5倍程度あるため、素子がオン状態の時に流れる電流の電気抵抗を最小にする

ことができる。

【0021】このような電子の移動度の異方性の効果が素子のオン状態の性能に影響を及ぼすのは、前記開示の金属-酸化物-半導体型(MOS型)の電界効果トランジスタに限らない。電力用の半導体素子の多くにみられるような、平板状の単結晶を用いて形成し、前記単結晶の平板状の表面とそれと対向する裏面との両方に電流端子を設けて使用する半導体装置において、素子のオン時の抵抗を下げるのが素子特性を高めることにつながる場合は、全て本発明が有効に作用する。従って、接合型の電界効果トランジスタの場合も、前記のようにソースとドレイン間を流れる電流が六方晶の炭化珪素の結晶学的面指数 $\{0001\}$ 面に平行な方向に流れるようにすることは、素子特性を高めるために有効である。また、ダイオードの場合においても、電極間の電流経路を $\{0001\}$ 面に平行な方向になるようにすることは、ショットキー接合ダイオードの場合でもpn接合ダイオードの場合でも順方向の電気抵抗を低減することになるので有効であるし、また、サイリスタやゲート・ターンオフ・サイリスタの場合も同様である。

【0022】第2の課題に対しては、本発明者らは前記開示による電界効果トランジスタにおいて発生する大きなソースとドレイン間の漏洩電流が、六方晶炭化珪素単結晶を用いた場合に特有の現象であることに着目し、以下に述べるように、六方晶である炭化珪素単結晶と立方晶であるシリコン単結晶との構造上の違いに基づいてソースとドレイン間の漏洩電流が増大するメカニズム、前記ゲート漏洩電流を低減させる手段のそれぞれについて種々検討を行った。

【0023】まず、結晶構造の違いについて見れば、六方晶炭化珪素単結晶は、立方晶であるシリコン単結晶に比べれば、原子が非常に複雑な結合関係を有していて、例えば、結晶学的に等価な面の数が多い面指数と、少ない面指数の両方のものが存在する。また、炭化珪素単結晶は、シリコンと炭素の2種類の元素からなっている結晶であって、この点からも、単一の元素のみでなるシリコンの単結晶に比べれば複雑になっている。さらに、六方晶炭化珪素単結晶には $2H$ 、 $4H$ 、 $6H$ 等 c 軸方向の原子の重なり周期が異なる構造のものも存在する。

【0024】このため、既知の電界効果トランジスタの製造時に適用されていたような単純なパターン配置や単純な形状のゲート構造の配置を行ったときには、電界効果トランジスタのチャンネル形成面の原子密度が一定にならないため、前記開示によるトレンチ型の電界効果トランジスタは、ソースとドレイン間の漏れ電流が増大するものとの結論に達した。

【0025】次に、本発明者等は、六方晶炭化珪素単結晶により種々のパターン配置や種々の形状のゲート構造の配置を行った多くの電界効果トランジスタを製造し、これらの電界効果トランジスタに対して、個別にソース

とドレイン間の漏れ電流の大きさについて調査を行った。その結果、電界効果トランジスタの主表面にゲート溝部を形成する際に、チャンネル形成面の面方位を特定のものにした場合のみ漏れ電流が非常に小さくなることを見出した。また、この調査の結果、ソースとドレイン間の漏れ電流が小さくなる電界効果トランジスタはチャンネル形成面におけるシリコンと炭素の結合関係を見たときに、チャンネル形成面の表面に露出する元素がシリコン、炭素のいずれの場合であっても、単位面積当たりの原子の未結合手（いわゆる、ダングリングボンド）が、ソースとドレイン間の漏れ電流の多い電界効果トランジスタに比べると少なくなっていることが判り、さらに、漏れ電流が少なくなる電界効果トランジスタのチャンネル形成面の結晶学的面指数は〔1120〕面であることが判った。

【0026】さらに、前記開示による電界効果トランジスタにおいて大きなソースとドレイン間の漏れ電流が大きくなる理由は、チャンネル形成面に多くの原子の未結合手（ダングリングボンド）が存在し、それによりゲート絶縁膜55と炭化珪素単結晶の界面が不完全になり易く、ゲート電圧で制御することのできないチャンネルがウエル層内に形成されるためであると推定した。

【0027】以上の検討に基づいて、本発明は、前記第1及び第2の課題に対してそれぞれ解決手段を講じたものであるが、これらの手段を同時に組み合わせることによって電界効果トランジスタのオン時、オフ時両方の特性を向上させることができ、素子の電力変換容量を十分高めることができる。

【0028】例えば、六方晶炭化珪素単結晶の結晶学的面指数〔1100〕面を主表面とし、この主表面に溝部を形成し、前記溝部の側壁をチャンネル形成面として用いる電界効果トランジスタにおいて、前記チャンネル形成面を、前記主表面に対して垂直方向あるいは150度をなす角度方向とし、且つ、前記六方晶炭化珪素単結晶の結晶学的方位指数<0001>方向に平行に形成すれば、これにより形成される電界効果トランジスタは、制御される電流の経路は前記炭化珪素単結晶の結晶学的面指数〔0001〕面に平行であり、且つ、チャンネル形成面は結晶学的面指数〔1120〕面に平行となるので、第1及び第2の課題を同時に解決した構造の電界効果トランジスタとなる。

【0029】さらに、六方晶炭化珪素単結晶の結晶学的面指数〔1120〕面を主表面とし、この主表面に溝部を形成し、前記溝部の側壁をチャンネル形成面として用いる電界効果トランジスタにおいて、前記チャンネル形成面を、前記主表面に対して平行方向あるいは120度をなす角度方向とし、且つ、前記六方晶炭化珪素単結晶の結晶学的方位指数<0001>方向に平行に形成しても、制御される電流の経路は前記炭化珪素単結晶の結晶学的面指数〔0001〕面に平行であり、且つ、チャン

ネル形成面は結晶学的面指数〔1120〕面に平行となるので、この場合も、第1及び第2の課題を同時に解決した構造の電界効果トランジスタとなる。

【0030】結晶学的面指数〔1120〕面をチャンネル形成面とすることはMOS型の電界効果トランジスタにおいて有効であるが、その効果はこれに限らない。前述したように、六方晶炭化珪素における結晶学的面指数〔1120〕面は本質的に漏洩電流を小さくできる面であるから、素子構造上高い電界のかかる面を結晶学的面指数〔1120〕面と平行になるように素子を構成することは漏洩電流を低減し素子の信頼性を向上させるためには有効である。例えば、ガードリング構造やメサ構造において、高電界のかかる端部を〔1120〕面と平行になるように素子を構成することは有効である。

【0031】以上の調査検討の結果に基づいて、本発明は、前述のような第1の手段及び第2の手段を採用するようにしたものである。これら第1及び第2の手段を採用すれば、六方晶炭化珪素の単結晶を素材とした電界効果トランジスタ等の半導体装置において、オン時において流れる電流の電気抵抗を低減し、且つ、オフ時における漏洩電流を減少させるので、高い電力変換容量を有する半導体装置を得ることができるばかりでなく、例えば、300℃以上の高温環境下においても安定に動作し、高信頼性を有する半導体装置を得ることができる。また、これらのことは、2H、4H、6Hなどすべての六方晶炭化珪素についても成り立つ。

【0032】本発明により得られる半導体装置は、1000kVA以上の電力変換容量をもつように設計が可能であるからHVDC装置、BTB装置、SVC装置などの電力用の変換器に適用しうるものであり、また、100kVAから10000kVA電力変換容量をもつように設計すれば、前述したような高度の速度制御に耐えるモータの可変速度駆動用インバータを形成することも可能となる。

【0033】

【実施例】以下、本発明の実施例を図面を用いて詳細に説明する。

【0034】図1は本発明による電界効果トランジスタの第1の実施例の構成を示す斜視図であって、(a)は構成の主要部分を示す概要構成図、(b)はそのA-A'線部分から見た構成の詳細を示す断面構成図である。

【0035】図1において、1はn+型層、2はn-型ドレイン層、3はp型ウエル層、4はn型ソース層、5は絶縁膜、6はチャンネル、7は溝部、8は溝部7の大きな側壁（チャンネル形成面）、9はドレイン電極、10はソース電極、11はゲート電極、12は半導体基板、13は半導体基板12の主表面、14は電界効果トランジスタがオン状態の時に流れる電流の経路を示している。

【0036】半導体基板 12 内において、 n^+ 型ウエハ層 1、 n^- 型ドレイン層 2、 p 型ウエル層 3 は、順に積層状態に構成され、半導体基板 12 の p 型ウエル層 3 側が主表面 13 を構成している。前記 p 型ウエル層 3 の表面の一部には n 型ソース層 4 が形成され、前記 n 型ソース層 4 の形成部分には、 n 型ソース層 4 から p 型ウエル層 3 を介して n^- 型ドレイン層 2 にまで達し、前記主表面 13 に対して垂直に切り込まれた細長い略直方体状の溝部 7 が形成される。この溝部 7 は、その露出面をほぼ覆うように絶縁膜 5 が設けられ、絶縁膜 5 の上面にゲート電極 11 が配置される。 n^+ 型層 1 の開放面側にはドレイン電極 9 がオーミック接合され、 p 型ウエル層 3 の開放面及び前記開放面に連なる n 型ソース層 4 の一部の表面にソース電極 10 がオーミック接合される。

【0037】図 2 (a)、(b)、(c) は六方晶炭化珪素の単結晶における単位格子を示す説明図である。図 2 (a)、(b)、(c) において、同一平面にあり互いに 120° で交差するベクトル a_1 、 a_2 、 a_3 において a_1 は単位格子の $\langle 1000 \rangle$ 方向軸、 a_2 はその $\langle 0100 \rangle$ 方向軸、 a_3 はその $\langle 0010 \rangle$ 方向軸であり、また、前記 $\langle 1000 \rangle$ 方向軸 a_1 、 $\langle 0100 \rangle$ 方向軸 a_2 、 $\langle 0010 \rangle$ 方向軸 a_3 のそれぞれの軸に対して垂直な方向に伸びる鉛直軸が c 軸である。そして、図 2 (a) の斜線で示すように前記 $\langle 1000 \rangle$ 方向軸 a_1 、 $\langle 0100 \rangle$ 方向軸 a_2 、 $\langle 0010 \rangle$ 方向軸 a_3 のそれぞれに平行な面、即ち軸 c を鉛直線とする面が $\{0001\}$ 面である。また、図 2 (b) の斜線で示すように前記 $\langle 1000 \rangle$ 方向軸 a_1 、 $\langle 0100 \rangle$ 方向軸 a_2 と中心からの距離を等しくして交わり、前記鉛直軸 c に平行な面が $\{1100\}$ 面であり、図 2 (c) の斜線で示すように前記 $\langle 1000 \rangle$ 方向軸 a_1 、 $\langle 0100 \rangle$ 方向軸 a_2 と中心からの距離を等しくして交わり、且つ前記 $\langle 0010 \rangle$ 方向軸 a_3 と前述の中心からの距離の $1/2$ の距離で交わり前記 $\langle 0010 \rangle$ 方向軸 a_3 に直交する $\langle 1100 \rangle$ 方向軸に平行な面が $\{11\bar{2}0\}$ 面である。

【0038】この場合に、図 1 に示した電界効果トランジスタは、半導体基板 12 の主表面 13 が六方晶炭化珪素の単結晶の前記 $\{1100\}$ 面に一致するように構成されており、前記主表面 13 に形成されている溝部 7 は、その長さ方向が六方晶炭化珪素の単結晶の前記 $\langle 0001 \rangle$ 方向軸に一致するように選ばれるとともに、その大きな側壁 8 (チャンネル形成面) が六方晶炭化珪素の単結晶の前記 $\{11\bar{2}0\}$ 面に一致するように、そして、電界効果トランジスタがオン状態の時に流れる電流の経路 14 が $\{0001\}$ 面に平行になるように選ばれている。

【0039】第 1 の実施例に係わる電界効果トランジスタの動作は、本質的に前述の既知の電界効果トランジスタの動作と同じであって、ドレイン電極 9 及びソース電

極 10 に所定極性の作動電圧を供給した状態において、ゲート電極 11 にソース電極 10 に対して正のゲート電圧を供給すると、前記溝部 7 の大きな側壁 8 にチャンネル 6 が形成されるようになり図中 14 で示すように、ドレイン電極 9 からこのチャンネル 6 を介してソース電極 10 に向かう電流が流れ、この電界効果トランジスタはオン状態になる。次いで、ゲート電極 11 にソース電極 10 に対して負のゲート電圧を供給すると、前記チャンネル 6 が形成されないの、ドレイン電極 9 からソース電極 10 に向かう電流は流れず、この電界効果トランジスタはオフ状態になる。

【0040】本実施例によれば、溝部 7 はその長さ方向が六方晶炭化珪素の単結晶の前記 $\langle 0001 \rangle$ 方向軸に平行になるように形成されており、前記正のゲート電圧を供給時に前記大きな側壁 8 にチャンネル 6 が形成されるので、前記チャンネル形成面は、六方晶炭化珪素の単結晶において、単位面積あたりの原子数及び原子の未結合手 (ダングリングボンド) の数が少ない面になり、そのために公知の電界効果トランジスタに比べて、オフ時のソースとドレイン間の漏れ電流が著しく低減されるようになる。また、オン時には電流 14 は移動度の大きな $\{0001\}$ 面のみを流れ、移動度の小さい $\langle 0001 \rangle$ 方向には流れる必要がないために公知の電界効果トランジスタに比べて、オン時の電気抵抗が著しく低減される。

【0041】図 3 (a) から (e) は図 1 に示した電界効果トランジスタの製造工程の一例を示す断面構成図である。図 3 (a) から (e) において、図 1 と同じ構成要素には同じ符号を付けている。図 1 に示した電界効果トランジスタは以下に述べる工程を経て製造される。

【0042】まず図 3 (a) に示すように、 n^+ 型のもので、低い抵抗率を有し、結晶面方位 $\{1100\}$ が主表面 12 になるように切り出した六方晶炭化珪素の単結晶ウエハ (n^+ 型層) 1 を準備する。次に図 3 (b) に示すように、単結晶ウエハ 1 の主表面 12 側に、例えば、シランとプロパンを原料ガスに用い、 n 型の不純物ガスを添加しながらエピタキシャル成長させて所望の抵抗率と厚みを持った n^- 型ドレイン層 2 を形成し、その後、引き続き p 型の不純物ガスを添加しながらエピタキシャル成長させて所望の抵抗率と厚みを持った p 型ウエル層 3 を形成する。次いで図 3 (c) に示すように、 p 型ウエル層 3 の表面を部分的に酸化して酸化膜を形成し、この酸化膜をマスクにして n 型不純物イオンの打ち込みを行い、部分的に n 型ソース層 4 を形成する。その後、 n 型ソース層 4 の表面を部分的に酸化して新たな酸化膜を形成し、この新たな酸化膜をマスクにして n 型ソース層 4 の表面から p 型ウエル層 3 を経て n^- ドレイン層 2 に達する溝部 7 を、その長手方向が六方晶炭化珪素の単結晶ウエハ 1 の $\langle 0001 \rangle$ 方向軸に平行になるようにドライエッチングによって形成する。続いて図 3

(d) に示すように、溝部 7 の各側壁 8 及びその側壁 8 に連なる n 型ソース層 4 の表面の一部を酸化して絶縁膜 5 を形成し、この絶縁膜 5 の不要部分をパターニングすることによって除去する。最後に図 3 (e) に示すように、溝部 7 を多結晶シリコンによる埋立てを行ってゲート電極 11 を構成し、さらに、単結晶ウエハ 1 の他の開放面に金属薄膜からなるドレイン電極 9 を形成するとともに、p 型ウエル層 3 の露出面及びその露出面に連なる n 型ソース層 4 の表面に金属薄膜からなるソース電極 10 を形成し、その後にペレット裁断して電界効果トランジスタを完成させる。

【0043】図 4 は本発明による電界効果トランジスタの第 2 の実施例の構成を示す概要構成図であって、

(a) は構成の主要部を示す概要構成図、(b) はその B-B' 線部分の断面構成図である。

【0044】図 4 において、71 は第 1 の溝部、72 は第 2 の溝部、73 は第 3 の溝部、74 は第 4 の溝部、81 は主表面 13 に対して時計回り方向に 150 度の角度を有する側壁、82 は主表面 13 に対して反時計回り方向に 150 度の角度を有する側壁、83 は主表面 13 に対して垂直な側壁であり、その他、図 1 に示された構成要素と同じ構成要素には同じ符号を付けている。そして、前述の第 1 の実施例と同様に第 2 の実施例においても前記主表面 13 が六方晶炭化珪素の単結晶の [1100] 面に一致するように選ばれている。また、溝部 7 の側壁が前記主表面 13 に対して垂直な部分と 150 度の角度をなす部分とからなっており、チャンネル 6 の形成面が六方晶炭化珪素単結晶の <0001> 方向軸に平行な方向に選ばれている。

【0045】また、この第 2 の実施例においては、溝部 7 の断面形状を、以下に述べるように、種々の形にすることができるもので、第 1 の溝部 71 は、前記主表面 13 に対して時計回り及び反時計回り方向に 150 度の角度をなす 2 つの側壁 81、82 によって構成した例、第 2 の溝部 72 は、前記主表面 13 に対して垂直な 2 つの側壁 83 と前記主表面 13 に対して時計回り及び反時計回り方向に 150 度の角度をなす 2 つの側壁 81、82 によって構成した例、第 3 の溝部 73 は、前記主表面 13 に対して垂直な 1 つの側壁 83 と前記主表面 13 に対して反時計方向に 150 度の角度を有する側壁 82 によって構成した例、第 4 の溝部 74 は、前記主表面 13 に対して垂直な 2 つの側壁 83 と前記主表面 13 に対して反時計方向に 150 度の角度を有する側壁 82 によって構成した例であって、前記側壁 81、82、83 のいずれかがチャンネル 6 の形成面になるように構成されているものである。

【0046】前記構成にすれば、前述の第 1 の実施例と同様に、チャンネル 6 の形成面は、六方晶炭化珪素の単結晶における単位面積当たりの原子数及び原子の未結合手（ダングリングボンド）の数が少ない面になり、それ

によって前記開示による既知の電界効果トランジスタに比べて、オフ時のソースとドレイン間の漏れ電流を著しく低減させることができる。また、オン時には電流 14 はこの場合も移動度の大きな {0001} 歪に平行な向きに流れることになるため、前記開示による既知の電界効果トランジスタに比べてオン時の電気抵抗を低減させることができる。

【0047】続く、図 5 は、本発明による電界効果トランジスタの第 3 の実施例を示す概要構成図であって、

(a) はその要部構成を示す概要構成図、(b) はその C-C' 線部分の断面構成図である。

【0048】図 5 において、75 は第 5 の溝部、84 は主表面 13 に対して時計方向に 120 度の角度をなす側壁、85 は主表面 13 に対して反時計方向に 120 度の角度をなす側壁、86 は主表面 13 に対して平行な側壁であり、その他、図 4 に示された構成要素と同じ構成要素には同じ符号を付けている。

【0049】そして、前述の第 1 及び第 2 の実施例においては、半導体基板 12 の主表面 13 が、六方晶炭化珪素の単結晶の [1100] 面に一致するように選ばれていたのに対し、この第 3 の実施例においては、前記主表面 13 が、六方晶炭化珪素の単結晶の [1120] 面に一致するように選ばれている。また、溝部 7 の構成についても、前述の第 2 の実施例においては、溝部 7 の側壁が前記主表面 13 に対して垂直な部分と 150 度の角度をなす部分とからなっているのに対し、この第 3 の実施例においては、溝部 7 の側壁が前記主表面 13 に対して 120 度の角度をなす 2 つの側壁 84、85 と前記主表面 13 に対して平行な側壁 86 とからなっているものであって、前記側壁 84、85、86 のいずれかがチャンネル 6 の形成面になるようにしているものである。

【0050】前記構成によれば、前述の第 1 の実施例及び第 2 の実施例と同様に、チャンネル 6 の形成面は、六方晶炭化珪素の単結晶における単位面積当たりの原子数及び原子の未結合手（ダングリングボンド）の数が少ない面になり、それによって前記開示による既知の電界効果トランジスタに比べて、オフ時のソースとドレイン間の漏れ電流を著しく低減させることができる。

【0051】また、この場合も、オン時と流れる電流 14 は {0001} 面に平行な向きに流れることになるため、前記開示による既知の電界効果トランジスタに比べて、オン時の電気抵抗を低減させることができる。

【0052】また、第 2 の実施例及び第 3 の実施例に係わる電界効果トランジスタの製造工程は、前述の第 1 の実施例に係わる電界効果トランジスタの製造工程と殆んど同じであるので、前記製造工程についての詳しい説明は省略する。ただし、最初に準備する半導体ウエハ 1 として、第 1 及び第 2 の実施例は、結晶面方位 [1100] が主表面 12 になるように切り出した六方晶炭化珪素の単結晶ウエハ 1 を、第 3 の実施例は、結晶面方位 [1120]

0] が主表面 12 になるように切り出した六方晶炭化珪素の単結晶ウエハ 1 をそれぞれ準備すればよい。また、溝部 7 を単結晶ウエハ 1 の主表面 13 に形成するにはどの実施例の場合もその長さ方向が六方晶炭化珪素の単結晶ウエハ 1 の $\langle 0001 \rangle$ 方向軸に平行な方向になるように形成すればよく、さらに、溝部 7 の断面形状についても、第 1 の実施例の略コ字状のものに代えて、第 2 及び第 3 の実施例では、図 4 (b) 及び図 5 (b) に図示のような断面形状になるように構成すればよい。

【0053】続く、図 6 は、本発明による電界効果トランジスタの第 4 の実施例の構成の概要を示す構成図であって、(a) は平面図、(b) はその D-D' 線の断面図である。

【0054】図 6 (a) 及び (b) において、7f は第 7 の溝部、7g は第 8 の溝部、7h は第 9 の溝部であり、その他、図 1 に示された構成要素と同じ構成要素には、同じ符号を付けている。

【0055】そして、半導体基板 12 の主表面 13 は、六方晶炭化珪素の単結晶の {0001} 面に一致するように構成されており、その主表面 13 には、主表面 13 に対して垂直の方向に、n 型ソース層 4 から p 型ウエル層 3 を介して n- 型ドレイン層 2 にまで達する深さの複数の溝部 7 が設けられ、これらの溝部 7 は、上面から見て、3 角形形状からなる第 7 の溝部 7f、6 角形形状からなる第 8 の溝部 7g、平行四辺形形状からなる第 9 の溝部 7h のいずれかであり、且つ、第 7 乃至第 9 の溝部 7f、7g、7h の各側壁は、ともに、六方晶炭化珪素の単結晶の $\langle 11\bar{2}0 \rangle$ 方向軸に一致する方向に形成され、それにより、チャンネル 5 の形成面が、六方晶炭化珪素の単結晶の {11 $\bar{2}$ 0} 面に一致するように構成しているものである。この場合、ゲート電極 11 は、第 7 の溝部 7f の全周囲に配置されるソース電極 10 との短絡を防ぐため、絶縁膜 (図示なし) を介してソース電極 10 上に延ばした 2 層配線構造にしている。なお、六方晶炭化珪素の単結晶構造においては、主表面 13 に垂直であり、且つ、{11 $\bar{2}$ 0} 面と等価な面は、内角を 120 度としたときに 6 面存在するので、この第 4 の実施例における第 7 乃至第 9 の溝部 7f、7g、7h の各側壁は、いずれも前記 {11 $\bar{2}$ 0} 面になっている。

【0056】一般に、半導体基板 12 の主表面 13 に、多数個の微小な溝部 7 を設け、これら溝部 7 の全側壁をゲートとして用いた電界効果トランジスタは、高速動作させることができるとともに、単位面積当たりの処理可能な電流容量を大きくすることができるものである。

【0057】この第 4 の実施例によれば、オン時の電界の経路は $\langle 0001 \rangle$ 方向に平行であるから、前述の移動度の異方性による得は得られない。しかしながら、主表面 13 に対して垂直であり、且つ、上面 (開放面) の形状が 3 角形、6 角形、平行四辺形をなしている第 7 乃至第 9 の溝部 7f、7g、7h のそれぞれの側壁を六方晶炭

化珪素の単結晶の $\langle 11\bar{2}0 \rangle$ 方向軸に一致するように配置形成され、チャンネル 6 の形成面を六方晶炭化珪素の単結晶の {11 $\bar{2}$ 0} 面にしているの、前述の第 1 乃至第 3 の実施例と同様に、チャンネル 6 の形成面は、六方晶炭化珪素の単結晶における単位面積当たりの原子数及び原子の未結合手 (ダングリングボンド) の数が少ない面になり、それによって前記開示による既知の電界効果トランジスタに比べて、オフ時のソースとドレイン間の漏れ電流を著しく低減させることができ、且つ、高速動作させることができるとともに、単位面積当たりの処理可能な電流容量を大きくすることができるようになる。

【0058】次いで、図 7 は、本発明による電界効果トランジスタの第 5 の実施例の構成の概要を示す平面図である。

【0059】図 7 において、710 は第 10 の溝部、711 は第 11 の溝部、712 は第 12 の溝部であり、その他、図 1 に示された構成要素と同じ構成要素には、同じ符号を付けている。

【0060】そして、半導体基板 12 の主表面 13 は、六方晶炭化珪素の単結晶の {0001} 面に一致するように構成されており、その主表面 13 には、主表面 13 に対して垂直の方向に、n 型ソース層 4 から p 型ウエル層 3 を介して n- 型ドレイン層 2 にまで達する深さの複数の溝部 7 が設けられ、これらの溝部 7 は、上面から見て、台形形状からなる第 10 の溝部 710、細長い 6 角形形状からなる第 11 の溝部 711、平行四辺形形状からなる第 12 の溝部 712 のいずれかであり、且つ、第 10 乃至第 12 の溝部 710、711、712 の各側壁は、ともに、六方晶炭化珪素の単結晶の $\langle 11\bar{2}0 \rangle$ 方向軸に一致する方向に形成され、それにより、チャンネル 6 の形成面が、六方晶炭化珪素の単結晶の {11 $\bar{2}$ 0} 面に一致するように構成しているものである。

【0061】この第 5 の実施例においても、主表面 13 に対して垂直であり、且つ、上面 (開放面) の形状が台形、細長の 6 角形、平行四辺形をなしている第 10 乃至第 12 の溝部 710、711、712 のそれぞれの大きな側壁を六方晶炭化珪素の単結晶の $\langle 11\bar{2}0 \rangle$ 方向軸に一致するように配置形成させ、チャンネル 6 の形成面を六方晶炭化珪素の単結晶の {11 $\bar{2}$ 0} 面にしているの、前述の第 1 乃至第 4 の実施例と同様に、チャンネル 6 の形成面は、六方晶炭化珪素の単結晶における単位面積当たりの原子数及び原子の未結合手 (ダングリングボンド) の数が少ない面になり、それによって前記開示による既知の電界効果トランジスタに比べて、オフ時のソースとドレイン間の漏れ電流を著しく低減させることができるものである。

【0062】なお、前述の第 4 及び第 5 実施例において、六方晶炭化珪素の単結晶の $\langle 0001 \rangle$ 方向軸に平行で、且つ、主表面 13 に対して 30 度の角度をなす面

も {1120} 面となるが、この {1120} 面は半導体基板 12 の主表面 13 の内部に形成されることになり、電極を形成させる場合等に多大の困難を伴うので、前記 {1120} 面はチャンネル 6 の形成面として現実的でなく、本発明においては除外している。

【0063】以上の各実施例においては、トレンチ型の電界効果トランジスタを構成している場合について説明したが、本発明は、トレンチ型の電界効果トランジスタに限られるものではなく、チャンネルの形成面を、ソースやドレインの配置部分と同一の平面上に配置形成した、いわゆるプレナー型の電界効果トランジスタにも同様に適用であるものである。この場合、例えば、半導体基板 12 の主表面 13 を六方晶炭化珪素の単結晶の {1120} 面とすれば、チャンネルの形成面も前記 {1120} 面となり、前述のような特性を持ったプレナー型の電界効果トランジスタを得ることができる。

【0064】図 8 は、本発明をプレナー型の電界効果トランジスタに適用した、第 6 の実施例の構成の概要を示す平面図である。図 1 に示された構成要素と同じ構成要素には、同じ符号を付けてある。

【0065】本実施例によれば、チャンネル形成面は {1120} 面に平行になるように形成されており、六方晶炭化珪素の単結晶において、単位面積当たりの原子数及び原子の未結合手（ダングリングボンド）の数が少ない面になり、それによって前記開示による既知の電界効果トランジスタに比べて、オフ時のソースドレイン間との漏れ電流が著しく低減されるようになる。また、この場合も、オン時の電流は移動度の大きな {0001} 面に平行な向きに流れることになるため、前記開示による既知の電界効果トランジスタに比べて、オン時の電気抵抗を低減させることができる。

【0066】図 9 は、本発明による電界効果トランジスタの第 7 の実施例の構成の概要を示す斜視図である。図 1 に示された構成要素と同じ構成要素については、同じ符号を付けてある。また、図 9 において、15 は p+ 型ゲート層、16 は p 型チャンネル層、17 は n 型ソース層である。

【0067】この場合に、図 9 に図示の電界効果トランジスタは、主表面 13 が六方晶炭化珪素の <0001> 面と平行になるように選ばれと共に、電界効果トランジスタがオン状態の時に流れる電流の経路 14 が {0001} 面に平行になるように選ばれている。

【0068】図 9 に図示の電界効果トランジスタは、図 1 や図 8 に図示したような、いわゆる、金属-酸化物-半導体型の電界効果トランジスタではなく、接合型の電界効果トランジスタであるが、この場合、ゲート電極 11 にソース電極 10 に対して負のゲート電圧を供給することにチャンネル層 16 がオン状態になり、ドレイン電極 9 からソース電極 10 に向かう電流 14 が流れる。この場合も、オン時の電流は移動度が大きな {0001}

面に平行な向きに流れることになるため、既知の接合型の電界効果トランジスタに比べて、オン時の電気抵抗を低減させることができ、実施例 1 から 3、及び 6 と同様の効果が見られる。

【0069】図 10 は、電界効果トランジスタのオン時のチャンネル抵抗の温度依存性を調べた結果である。①は本発明の実施例 1 による電界効果トランジスタの特性、②は既知の電界効果トランジスタの特性であって、ゲート電圧は 20 V、チャンネル形成領域のキャリア密度は共に 10^{16}cm^{-3} の場合である。図 10 において、本発明による電界効果トランジスタは、既知の電界効果トランジスタに比べて、チャンネル抵抗は一桁近く小さくなっており、オン状態における素子性能が向上していることが分かる。

【0070】このように、本発明の実施例によれば、六方晶炭化珪素の単結晶からなる半導体 12 に形成した電界効果トランジスタにおける、オン時の電気抵抗を、既知の電界効果トランジスタに比べて、著しく低減することができる。

【0071】次に、図 11 は、電車や電気自動車または鋼板圧延機等におけるモータ制御や、変電所における周波数変換を行う場合を想定し、本発明による電界効果トランジスタ及び既知の電気効果トランジスタを、300℃の恒温槽内で 1000 時間の稼働試験を行い、電気特性が不良になる割合について調べた結果である。

【0072】図 11 において、①は本発明による電界効果トランジスタの前記特性、②は既知の電界効果トランジスタの前記特性であって、本発明による電界効果トランジスタは、既知の電界効果トランジスタに比べて、信頼性が大幅に向上していることが判る。

【0073】このように、本発明の実施例によれば、六方晶炭化珪素の単結晶からなる半導体基板 12 に形成した電界効果トランジスタにおける、オフ時のソースとドレイン間の漏れ電流を、既知の電界効果トランジスタに比べて、著しく小さくすることができ、電界効果トランジスタの信頼性を大幅に向上させることが可能になる。

【0074】続く、図 12 は、本発明による電界効果トランジスタを備えた電力用 IC の概要構成を示す平面図である。

【0075】図 12 において、18 は本発明による電界効果トランジスタ、19 は電界効果トランジスタ 18 の制御を行う集積回路であり、その他、図 1 に示された構成要素と同じ構成要素には同じ符号を付けている。

【0076】そして、六方晶炭化珪素の単結晶ウエハ 1 の主表面 13 の一部に、主電流制御素子としての電界効果トランジスタ 18 を形成配置し、前記単結晶ウエハ 1 の他の部分に、電界効果トランジスタ 18 を制御するための IC 19 を形成配置しているものである。

【0077】このような配置によれば、前記単結晶ウエハ 1 上に、電界効果トランジスタ 18 及び IC 19 を効

率的に形成させることができる。

【0078】

【発明の効果】以上説明したように、本発明によれば、六方晶炭化珪素の単結晶を素材とした電界効果トランジスタにおけるゲート電圧がオフ時のソースとドレイン間の漏洩電流を、既知のこの種の電界効果トランジスタに比べて、著しく小さくすることができ、高い信頼性を持った電界効果トランジスタを得ることができるという効果がある。また、ゲート電圧がオン時のソースとドレイン間の電気抵抗を、既知のこの種の電界効果トランジスタに比べて、著しく低減することができるという効果も生ずる。これらの二点の効果により、本発明によれば、六方晶炭化珪素の単結晶を素材とした電界効果トランジスタの電力変換容量を既知のこの種の電界効果トランジスタに比べて、著しく高めることが可能である。

【図面の簡単な説明】

【図1】本発明に関わる電界効果トランジスタの第1の実施例の構成を示す斜視図。

【図2】六方晶炭化珪素の単結晶における単位格子の構造を示す説明図。

【図3】電界効果トランジスタを製造する工程の一例を示す図。

【図4】本発明に関わる電界効果トランジスタの第2の実施例の構成を示す概要構成図。

【図5】本発明に関わる電界効果トランジスタの第3の実施例の構成を示す概要構成図。

【図6】本発明に関わる電界効果トランジスタの第4の実施例の構成の概要を示す構成図。

【図7】本発明による電界効果トランジスタの第5の実施例の構成の概要を示す平面図。

【図8】本発明による電界効果トランジスタの第6の実施例の構成の概要を示す平面図。

【図9】本発明による電界効果トランジスタの第7の実施例の構成の概要を示す斜視図。

【図10】本発明による電界効果トランジスタのオン時

のチャンネル抵抗の温度依存性と公知の電界効果トランジスタの特性と比較した図。

【図11】300℃の恒温槽内で1000時間の稼働試験を行い、電気特性が不良になる割合について調べた結果を示す特性図。

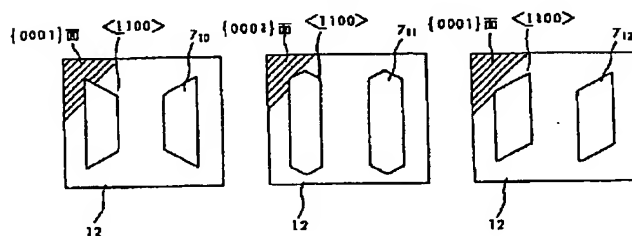
【図12】本発明による電界効果トランジスタを備えた電力用ICの概要構成図。

【図13】公知の電界効果トランジスタの構成の一例を示す断面図。

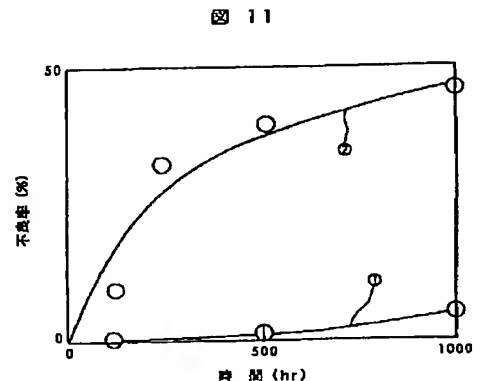
【符号の説明】

1…n+型層、2…n-型ドレイン、3…p型ウエル層、4…n型ソース、5…絶縁膜、6…チャンネル、7…溝部、71…第1の溝部、72…第2の溝部、73…第3の溝部、74…第4の溝部、75…第5の溝部、77…第7の溝部、78…第8の溝部、79…第9の溝部、710…第10の溝部、711…第11の溝部、712…第12の溝部、8…溝部7の大きな側壁（チャンネル形成面）、81…主表面13に対して時計方向に150度の角度を有する側壁、82…主表面13に対して反時計方向に150度の角度を有する側壁、83…主表面13に対して垂直な側壁、84…主表面13に対して時計方向に120度の角度を有する側壁、85…主表面13に対して反時計方向に120度の角度を有する側壁、86…主表面13に対して平行な側壁、9…ドレイン電極、10…ソース電極、11…ゲート電極、12…半導体基板、13…半導体基板12の主表面、14…オン時に流れる電流の経路、15…p型ゲート層、16…p型チャンネル層、17…n型ソース層、18…電界効果トランジスタ、19…電界効果トランジスタ18の制御を行う集積回路（IC）、51…抵抗率が低いn型（n+型）の炭化珪素層（あるいは支持体）、52…抵抗率が低いn型（n-型）の炭化珪素層、53…p型炭化珪素層、54…n型炭化珪素層、55…ゲート絶縁膜、56…溝部、57…ドレイン電極、58…ソース電極、59…ゲート電極。

【図7】

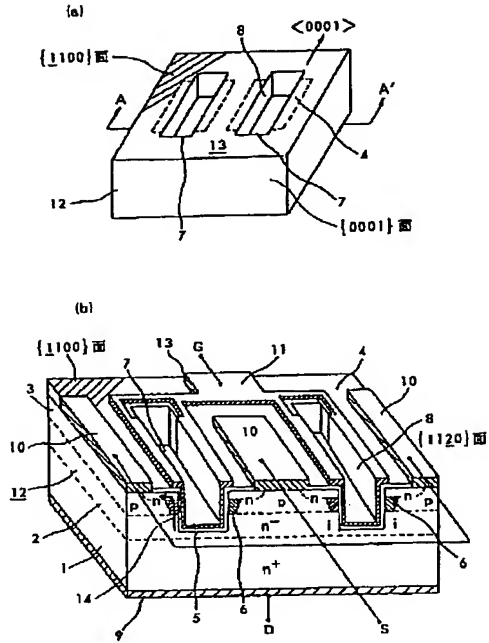


【図11】



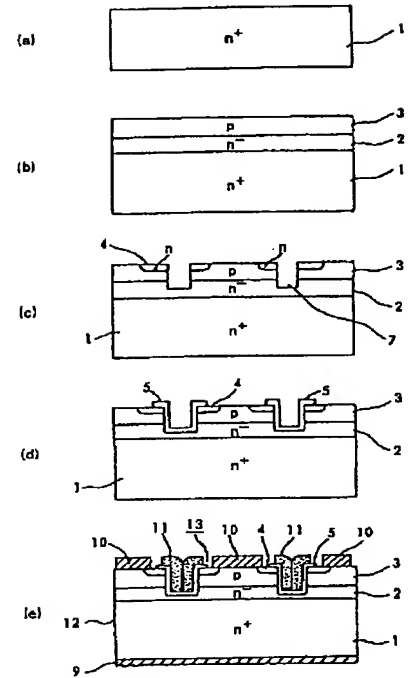
【図 1】

図 1

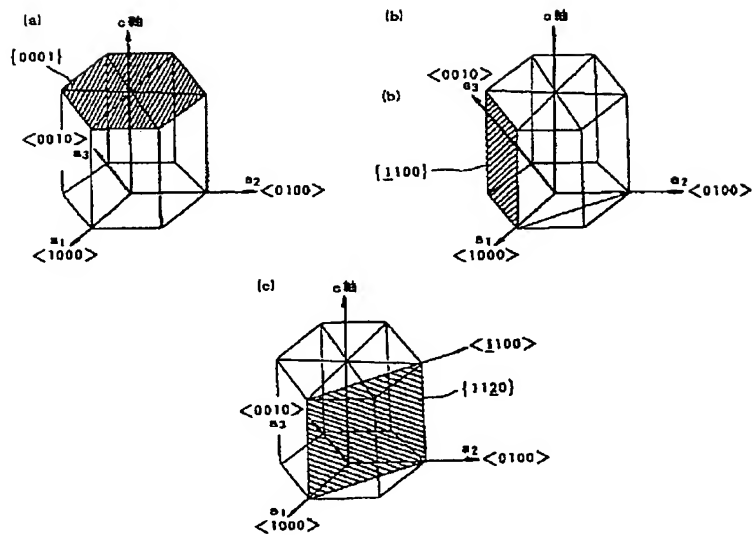


【図 3】

図 3

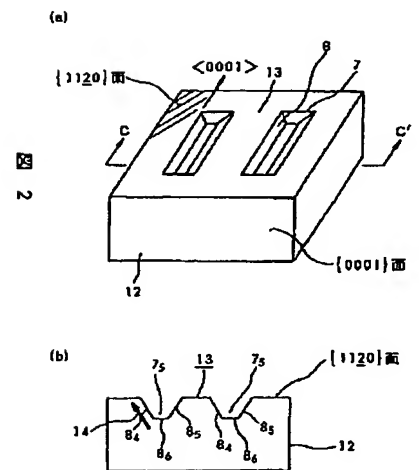


【図 2】



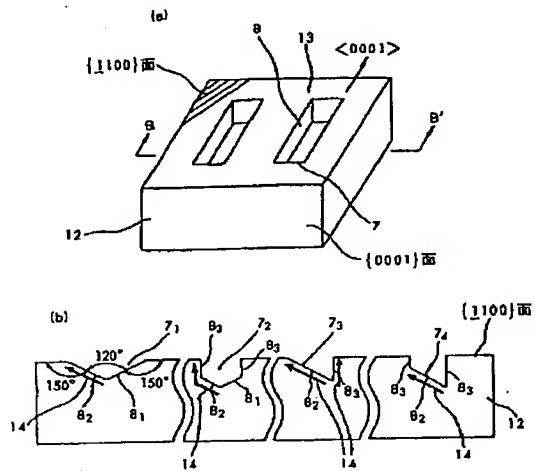
【図 5】

図 5

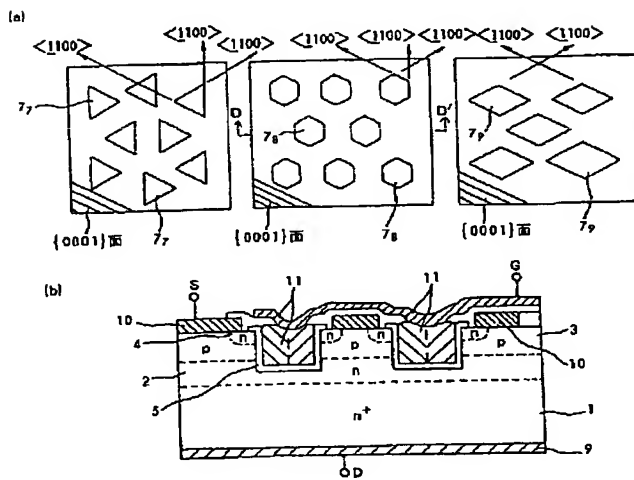


【図 4】

図 4



【図 6】



【図 12】

図 12

